

תקציר קורס

מחלקה

English*	עברית
Software Engineering	הנדסת תוכנה

שם קורס

English*	עברית
Digital Systems	מערכות ספרתיות

מספר קורס	נקודות זכות	הסמסטר או הסמסטרים בו ניתן המקצוע (א, ב, ג, א+ב, לא יינתן השנה)	היקף הקורס (שעות הרצאה שבועיות, שעות תרגול שבועיות, שעות מעבדה שבועיות, שעות פרויקט/סמינר שבועיות)
3501801	3	סמסטר א'	2 ש"ש הרצאה + 2 ש"ש תרגול

דרישות קדם

שם המקצוע ו / או מספר המקצוע.

אין

אופן קביעת הציון

מאוני / עובר או נכשל

מעקב במשך הסמסטר (תרגילים, בחנים) ובחינה סופית / בחינה סופית בלבד / מעקב במשך הסמסטר בלבד / מעקב במשך הסמסטר והגשת עבודת גמר / עבודת גמר בלבד.

10% מהציון הסופי הוא ציון תרגילי הבית. 90% מהציון הסופי הוא ציון הבחינה בסוף הסמסטר.
--

קורס פנים-אל-פנים / מקוון / משולב	קורס סינכרוני / א-סינכרוני / משולב
הקורס מתקיים באופן פרונטלי מלא	הקורס סינכרוני

תיאור הקורס בעברית

מטרת הקורס היא הכרת אבני הבניין של מעגלים ספרתיים המשמשים לעיצוב מערכות מחשבים. לאחר רכישת הידע הדרוש נלמד לתכנן ולעצב מעגלים ספרתיים לפי דרישות המשתמש. בנוסף, תוך כדי למידת החומר של הקורס נתרגל אותו תוך שימת דגש על חשיבה הנדסית וראיה מודולרית של בעיות.

הנושאים הנלמדים: הכרת בסיסים שונים ועבודה אתם, חיסור על ידי משלים, קודים, אלגברה לינארית, צורות קנוניות סטנדרטיות, צימצום פונקציות באופן טכני, שערים לוגיים מורכבים, תכנון מערכות צירופיות, מחברים בסיסיים ומורכבים, יוצר נשא צפוי מראש, רכיבים צרפיים סטנדרטיים (מקודד, מפענח, מרבב, מפלג, ROM, PLA), דלגלים, ניתוח ותכנון מעגלים סדרתיים.

תיאור הקורס באנגלית

The course objectives are understanding digital logic at the gate level including both combinational and sequential logic elements. After obtaining this knowledge the student learns to analyze and design sequential circuits on demand. Throughout the course we emphasize modular thinking for problem solving.

Course Subjects: Numbers Systems, 2's Complement Subtractor, Codes, Boolean Algebra, Canonical SOP/ POS forms, Minimization by Karnaugh Maps, Tabulation Method, Logic gates, Building Blocks, Combinational Circuits, Adders, Lookahead Carry, Decoder, Encoder, Multiplexer, Demultiplexer, ROM, PLA, Flip Flops, Analyzing Sequential Circuit, State Diagrams, Synchronous Sequential Circuit Design.